

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-168154

(43)公開日 平成11年(1999)6月22日

(51)Int.Cl.⁶
H 01 L 23/28
21/60
23/29
23/31

識別記号
3 1 1

F I
H 01 L 23/28
21/60
23/30
D
3 1 1 Q
F

審査請求 未請求 請求項の数5 FD (全5頁)

(21)出願番号 特願平10-251922

(22)出願日 平成10年(1998)8月21日

(31)優先権主張番号 917121

(32)優先日 1997年8月25日

(33)優先権主張国 米国(US)

(71)出願人 390009597

モトローラ・インコーポレイテッド
MOTOROLA INCORPORATED

アメリカ合衆国イリノイ州シャンバーグ、

イースト・アルゴンクイン・ロード1303

(72)発明者 ジェームス・エイチ・ナップ

アメリカ合衆国アリゾナ州チャンドラー、
ウエスト・ケント・ドライブ1511

(72)発明者 デュワイト・エル・ダニエルズ

アメリカ合衆国アリゾナ州メサ、ウエス
ト・エメラルド・アベニュー654

(74)代理人 弁理士 大貫 進介 (外1名)

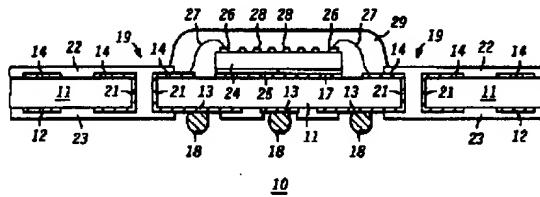
最終頁に統ぐ

(54)【発明の名称】 半導体素子および製造方法

(55)【要約】

【課題】 電気的および熱的特性を維持しつつ、光信号の送受信が可能なBGAおよびOMPAC素子およびその製造方法を提供する。

【解決手段】 半導体素子(10)は、ボール・グリッド・アレイ基板(11)に結合され、光透過性材料(29, 31)によって封止されている。ボール・グリッド・アレイ基板(11)は、上面に導電性相互接続部(14)および半導体受容領域(17)を有し、底面にはんだパッド(13)を有する。光電コンポーネント(24)を、半導体受容領域(17)上に取り付け、光透過性材料(29, 31)によって封止する。はんだボール(18)を、はんだパッド(13)上に形成する。



【特許請求の範囲】

【請求項1】半導体素子(10, 40, 45, 50)であつて: 第1および第2表面上に位置する少なくとも1つの相互接続パッド(14); 前記第1表面上に位置する少なくとも1つの相互接続パッド(13); 前記第1表面上に位置する少なくとも1つの相互接続パッド(14)を、前記第2表面上に位置する少なくとも1つの相互接続パッド(13)と結合する導電性バイア(19); 前記第2表面上に位置する少なくとも1つの相互接続パッド(13)に電気的に結合された導電性ボール(18); 光学的活性部分および少なくとも1つのボンド・パッド(26)を有する半導体コンポーネント(24)であつて、前記基板(11)の前記第1表面上に結合された半導体コンポーネント(24); および前記半導体コンポーネント(24)の前記光学的活性部分をコートする光透過性材料(29, 31); から成ることを特徴とする半導体素子(10, 40, 45, 50)。

【請求項2】光電素子(10, 40, 45, 50)であつて: 表面および半導体コンポーネント受容領域(17)を有するボール・グリッド・アレイ基板(11); 前記半導体コンポーネント受容領域(17)に結合された半導体コンポーネント(24); および前記半導体コンポーネント(24)の少なくとも一部分を覆う光透過性材料(29, 31); から成ることを特徴とする光電素子(10, 40, 45, 50)。

【請求項3】前記半導体コンポーネント(24)は、発光ダイオード、垂直空洞面放出レーザ、レーザ、ダイオード、縁放出レーザ、電荷結合素子、および相補金属酸化物半導体画像センサから成る群から選択されることを特徴とする請求項2記載の光電素子(10, 40, 45, 50)。

【請求項4】テープ自動化接合(TAB)基板(51)を更に含み、前記ボール・グリッド・アレイ基板(11)が前記TAB基板(51)に結合されることを特徴とする請求項2記載の光電素子(10, 40, 45, 50)。

【請求項5】半導体素子(10)の製造方法であつて: 第1表面上に第1相互接続パッド(14)、および第2表面上に第2相互接続パッド(13)を有するボール・グリッド・アレイ基板(11)を用意する段階; 光電コンポーネント(24)をボール・グリッド・アレイ基板(11)に取り付ける段階; および前記光電コンポーネント(24)の一部分を、光透過性材料(29, 31)で覆う段階; から成ることを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般的に、半導体素子に関し、更に特定すれば、ボール・グリッド・アレイ半導体素子(ball-grid array semiconductor device)

に関するものである。

【0002】

【従来の技術】表面実装半導体素子の電気的および熱的性能特性の双方を改善するために、ボール・グリッド・アレイ(BGA)およびオーバー・モールド・パッド・アレイ・キャリア(OMPAC™: Over-Molded Pad Array Carrier)半導体素子が開発されている。典型的に、BGAおよびOMPAC半導体素子は、薄いプリント回路ボード(PCB: Printed Circuit Board)基板を含み、その上に、半導体チップを実装する。チップの部分は、PCBの上面に形成された導電性トレースに電気的に結合される。各導電性トレースは、PCBを貫通する導電性バイアを通じて、PCBの底面上にある対応する導電性トレースに導かれる。PCBの底面上のトレースは、各々導電性パッドにおいて終端し、PCBの底面上でハッドのアレイを形成する。半導体チップおよびPCBの部分は、従来の成型技法を用いて、不透明なモールド材によって封止される。

【0003】

【発明が解決しようとする課題】BGAおよびOMPAC半導体素子は、相互接続パッケージ密度を高め、共面性およびスキー(skew)の限界をなくし、リード・インダクタンスが低く、縦寸法(profile)が小さいという利点を提供するが、これらの素子は、不透明な成型材のために、光学的用途における使用には不適当であった。

【0004】したがって、光信号の送信および受信が可能なBGAおよびOMPAC素子を有することができれば有利であろう。更に、BGAおよびOMPAC素子が、その電気的および熱的特性を低下させることなく、価格効率的であればなお有利であろう。

【0005】

【発明の実施の形態】概して言えば、本発明は、光学的用途における使用に適したボール・グリッド・アレイ(BGA)およびオーバー・モールド・パッド・アレイ・キャリア(OMPAC)半導体素子を形成する方法および手段を提供する。ここでは、「光学的」および「光」という用語を用いるが、これらの用語は、赤外線と紫外線との間で、これらを含む全ての波長を含むことは理解されよう。

【0006】図1は、本発明の一実施例による、半導体即ち光電素子10の一部分の断面図を示す。半導体素子10は、基板11、基板11の底面上に配された導電性トレース12およびはんだパッド13、ならびに基板11の上面に配された導電性トレース14およびチップまたはダイ取付パッド17から成る。はんだパッド13のことを、相互接続パッドとも呼ぶことにする。また、基板11のことをボール・グリッド・アレイ基板とも呼ぶことにする。チップ取付パッド17は、半導体チップ受容領域として機能する。基板11にふさわしい材料には、エポキシ、ポリイミド、アラミド(aramide)、トリ

アジン(triazine)、またはフェノール樹脂のような樹脂、およびエポキシ・ガラス複合材、プリント回路ボード(PCB)材料、FR-4、FR-5、セラミック等が含まれる。好ましくは、基板11は、ビスマレイミド・トリアジン(BT:Bismaleimide Triazine)樹脂である。一例として、導電性トレース12、14、はんだパッド13、およびチップ取付パッド17は、導電性フォイル(conductive foil)を基板11の上面および底面上に積層することによって形成する。導電性トレース12、14、はんだパッド13、およびチップ取付パッド17は、リソグラフ技法をもちいて、導電性フォイルにパターニングを行うことによって規定する。

【0007】あるいは、導電性トレース12、14、はんだパッド13、およびチップ取付パッド17は、スクリーン・プリントや、その他の方法で基板の両面上に配してもよい。統いて、導電性トレース12、14、はんだパッド13、およびチップ取付パッド17には、典型的に、金または金およびニッケルの組み合わせによるめっきが施され、ワイヤボンディングおよびはんだボール18の取り付けのための無酸化面(non-oxidizable surface)を形成する。導電性トレース12、14、はんだパッド13、およびチップ取付パッド17は、2つの導電層から成るものとして説明したが、導電層の数および導電層の材料は本発明の限定ではないことは理解されよう。更に、明確化の目的のために、導電性トレース12、14、はんだパッド13、およびチップ取付パッド17は、本発明の説明全体にわたって、単一の物質層として図示することも理解されよう。更に、導電性トレース12、14およびはんだパッド13の数は、本発明の限定ではない。

【0008】導電性バイア19は、典型的に、はんだパッド13、基板11および導電性トレース14を貫通するバイアまたは孔を穿設するかあるいは打ち抜くことによって、基板11内に形成する。統いて、例えば、銅のような導電性材料21によってバイアにめっきを施す。孔にめっきを施すために適した材料には、他にも、金、ニッケル、金およびニッケルの混合等が含まれる。

【0009】基板11の上面、導電性トレース14、およびチップ取付パッド17の露出部分は、はんだマスク材の層22によって覆われる。はんだマスク層22は、基板11の上面において、導電性バイア19の端部を覆う。

【0010】次に、例えば、液体はんだマスク材23のような絶縁材料で、例えば、スクリーン・プリント技法を用いて、基板11の底面にコーティングを施す。好ましくは、はんだマスク材23は導電性バイア19を充填する。液体はんだマスク材23に適した材料には、フォトレジスト、ポリイミド等が含まれる。はんだマスク材23は、導電性バイア19を充填するものとして示すが、これは本発明の限定ではないことは理解されよう。

言い換えると、はんだマスク材23は、部分的に導電性バイア19を充填するのもよい。導電性バイア19を充填した後、はんだマスク材23を硬化させる。

【0011】半導体素子10は、更に、例えば、銀充填エポキシのようなダイ取付材料25によって、ダイ取付パッド17に結合された半導体チップ24のような半導体コンポーネントも備えている。半導体チップ24のことを、集積回路または半導体ダイとも呼ぶことにする。他の適切なダイ取付材料には、ゴム、シリコーン、ポリウレタン、および熱可塑性材料が含まれる。半導体チップ24は、好ましくは、光電コンポーネントまたは光素子であり、垂直空洞面放出レーザ(VCSEL)、発光ダイオード、レーザ・ダイオード、縁放出ダイオード、電荷結合素子(CCD)、相補金属酸化物半導体(CMOS)画像センサ、およびその他の光検出素子のような、光学的にアクティブな部分を含む。したがって、半導体チップ24は、光検出素子または受光素子としてもよい。

【0012】本発明の一態様によれば、半導体チップ24は、複数の発光素子から成り、この発光素子は、半導体チップ上に形成されたパシベーション層(図示せず)、および各発光素子上に形成されたレンズレット(lenslet)28を有する。レンズレット28は、発光素子によって放出された光を合焦する。当業者には周知の通り、レンズレット28は、半導体チップ24が未だウエハ形態である間に、発光素子上に形成される。

【0013】半導体チップ24は、チップ・ボンド・パッド26を有し、これらは相互接続ワイヤ27を通じて、対応する導電性トレース14に結合されている。半導体チップをチップ取付パッドに結合し、チップ・ボンド・パッドを導電性トレースにワイヤボンドする技法は、当業者には既知である。

【0014】半導体チップ24、相互接続ワイヤ27、およびはんだマスク層22の一部分は、光透過性注封材料(optically transmissive potting material)29のような、光透過性材料によって被覆し、次いでこれを硬化させる。注封材料29は、分与(dispensing)、トランスマスファ成型、射出成型等のような技法を用いて施与する。パシベーション層(図示せず)およびレンズレット28は、熱に敏感であり、しかも酸化し易い。したがって、注封材料29は、半導体チップ24上に形成されたパシベーション層およびレンズレット28を、とりわけ、熱および酸化による損傷から保護する。

【0015】一例として、光透過性注封材料29は、アクリル樹脂、二官能価の希釈剤、一官能価の希釈剤、熱およびまたは光硬化活性剤、および安定剤を組み合わせることによって形成する。更に具体的には、アクリル樹脂の濃度は、約70ないし約99重量パーセントの間とし、二官能価の希釈剤の濃度は、約0ないし約20重量パーセントの間とし、一官能価の希釈剤の濃度は、約

0ないし約10重量パーセントの間とし、活性剤の濃度は、約0.1ないし約5重量パーセントの間とし、安定剤の濃度は、約0ないし約0.4重量パーセントの間とする。一例として、アクリル樹脂は、エポキシ・ジアクリレート・エステル、二官能価の希釈剤はトリプロピレングリコール・ジアクリレート、一官能価の希釈剤はスチレン、活性剤は過酸化ベンゾイルおよび/または1-ヒドロキシクロヘキシル・フェニル・ケトンである。【0016】更に具体的には、エポキシ・ジアクリレート・エステルの濃度は、約8重量パーセント、トリプロピレングリコール・ジアクリレートの濃度は約17重量パーセント、スチレンの濃度は約10重量パーセント、過酸化ベンゾイルの濃度は約1重量パーセントである。あるいは、エポキシ・ジアクリレート・エステルの濃度は約80重量パーセント、トリプロピレングリコール・ジアクリレートの濃度は約17重量パーセント、スチレンの濃度は約2重量パーセント、過酸化ベンゾイルの濃度は約1重量パーセントとする。成型材の成分を組み合わせる技法および光電子素子に注封材料を被覆する技術は、当業者には既知である。

【0017】当業者には既知の技法を用いて、はんだマスク層23にパターニングを行い、はんだパッド13の部分を露出させる。ブラックスの存在の下で各はんだボール18を対応するはんだパッド13上に位置付け、はんだリフロー処理を行い、冶金的接合(metallurgical bond)を形成することによって、はんだボール18のような導電性ボールをはんだパッド13に結合させる。はんだボールをはんだパッドに結合する技術は、当技術分野では既知である。後に、標準的なはんだリフロー・プロセスを用いて、導電性はんだボール18を、次のレベルのアセンブリまたはプリント回路ボード(図示せず)に接続する。導電性はんだボール18を、プリント回路ボード上のコンタクト・パッドに接続し、はんだ接合部を形成する。実装プロセスの後、はんだ接合部は、はんだの体積および満れ領域(wetting area)によって規定される偏平球形状となる。基板11の下面上の導電性はんだボール18の数および配列は、入出力(I/O)、電力、および接地接続を含む回路要件によって異なる。導電性はんだボール18は、はんだパッド13に結合されたものとして示されているが、はんだパッド13に結合される導体の形態は、本発明の限定ではないことは理解されよう。他の適切な導体には、ピン、金属ストリップ、パッド、はんだ列等が含まれる。

【0018】図2は、本発明の別の実施例による半導体素子40の一部分の断面図を示す。図面では、同一エレメントを示す際には同一の参照番号を用いていることは理解されよう。即ち、光透過性注封材料29は、光透過性成型材31によって覆われている。光透過性成型材31にふさわしい材料には、Dexter Hysolが生産するMG-18、Nitto Kasei K.K.が生産するNT-100等が

含まれる。尚、光透過性注封材料29および光透過性成型材31は、個々にまたは総称的に、光透過性材料と呼ぶ場合もあることを注記しておく。一例として、成型材は、当業者には既知の技法を用いて、トランスマルチ成型される。この技法は、カラーおよびモノクローム、即ち、白黒の用途に用いられる光電子素子に適している。成型材を基板11および光透過性注封材料29全体に配する技法は、トランスマルチ成型に限定される訳ではないことは理解されよう。例えば、成型材は、射出成型することも可能である。

【0019】図3は、本発明による更に別の実施例による半導体素子45の一部分の断面図を示す。図面では、同一エレメントを示す際には同一の参照番号を用いていることは理解されよう。この実施例によれば、半導体チップ24上には光透過性注封材料を施与しない。したがって、半導体チップ24、相互接続ワイヤ27、およびはんだマスク層22の一部分は、光透過性成型材31によって覆われている。この技法は、温度および酸化による劣化を受けやすい材料に特に適している。

【0020】図4は、本発明のテープ自動化接合(TAB: tape automated bond)の実施例による半導体素子50の一部分の断面図を示す。この場合も、図面では、同一エレメントを示す際に同一の参照番号を用いていることは理解されよう。半導体素子50は、TABテープ51上に取り付けられた半導体チップ24を含む。当業者には周知の通り、TABテープ51のようなTABテープは、マイラ膜52を含み、その上に導電性トレース53が配されている。TABテープ51のチップ・ボンド・パッド26は、対応する導電性トレース53に接合される。半導体チップ24は、光透過性注封材料29で被覆され、一方光透過性注封材料29は成型材31で被覆されている。

【0021】図4のTABの実施例は、注封材料29および成型材31の双方を含むが、これは本発明の限定ではないことは理解されよう。例えば、注封材料29または成型材31のいずれかが半導体素子にはなくてもよい。更に、レンズレット28は、図1ないし図4に示した実施例のオプションの構造である。言い換えると、レンズレット28は、半導体チップ24にはなくてもよい。

【0022】以上の説明から、光電半導体素子を形成する方法および手段が提供されたことが認められよう。この構造の利点は、従来の光電半導体素子と比較すると、そのサイズが縮小されたことである。もう1つの利点は、その小型サイズによって電気的性能が向上したことである。

【0023】尚、BALL GRID ARRAYおよびOMPACはモトローラの商標です。

【図面の簡単な説明】

【図1】本発明の一実施例による、半導体素子の一部分

を示す断面図。

【図2】本発明の別の実施例による半導体素子の一部分を示す断面図。

【図3】本発明の更に別の実施例による半導体素子の一部分を示す断面図。

【図4】本発明のテープ自動化接合(TAB)の実施例による、半導体素子の一部分を示す断面図。

【符号の説明】

- 10 半導体
- 11 基板
- 12 導電性トレース
- 13 はんだパッド
- 14 導電性トレース
- 17 チップ
- 18 導電性はんだボール

19 帯電性バイア

21 導電性材料

22 はんだマスク材

23 液体はんだマスク材

24 半導体チップ

25 ダイ取付材料

26 チップ・ボンド・ハッド

27 相互接続ワイヤ

28 レンズレット

29 光透過性注封材料

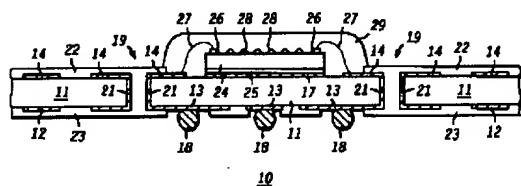
30, 40, 50 半導体素子

51 TABテープ

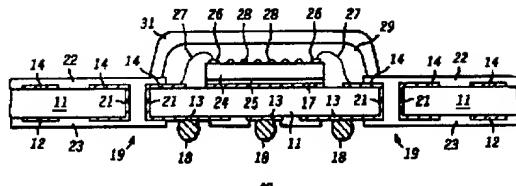
52 マイラ膜

53 導電性トレース

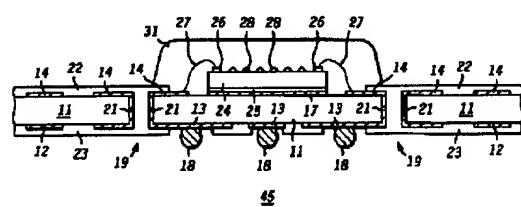
【図1】



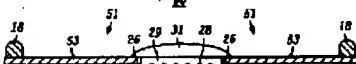
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 キース・イー・ネルソン
アメリカ合衆国アリゾナ州テンビ、イースト・カーメン・ストリート1721

(72)発明者 ブライアン・エー・ウェブ
アメリカ合衆国アリゾナ州チャンドラー、サウス・オリーニング・ドライブ3345